

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **07183301 A**

(43) Date of publication of application: **21.07.95**

(51) Int. Cl. **H01L 21/3205**
H01L 21/027
H01L 21/8242
H01L 27/108
H01L 29/762
H01L 21/339

(21) Application number: **05327318**

(22) Date of filing: **24.12.93**

(71) Applicant: **TOSHIBA CORP**

(72) Inventor: **TANAKA NAGATAKA**
YAMASHITA HIROSHI

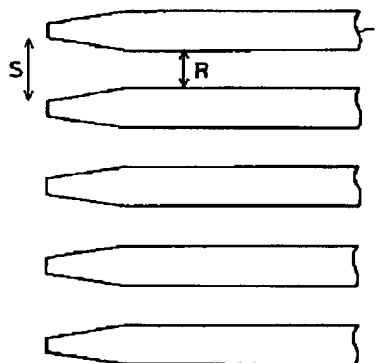
(54) **SEMICONDUCTOR DEVICE**

(57) Abstract:

PURPOSE: To prevent short-circuiting between lines in the vicinity of the terminals of the lines due to the distribution of light intensity generated in a lithographic process.

CONSTITUTION: A semiconductor device is constituted by making the distance S between adjacent lines at the terminals of the lines 1 wider than that at the central sections of pattern in the device having the patterns of fine lines and spaces, in which distance R between the lines is smaller than the width of the lines 1.

COPYRIGHT: (C)1995,JPO



BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-183301

(43) 公開日 平成7年(1995)7月21日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/3205				
21/027				
21/8242				
		7352-4M	H 0 1 L 21/ 88 21/ 30	T 5 0 2 W
審査請求 未請求 請求項の数1 O L (全 5 頁) 最終頁に続く				

(21) 出願番号 特願平5-327318

(22) 出願日 平成5年(1993)12月24日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 田中 長孝

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内

(72) 発明者 山下 浩史

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内

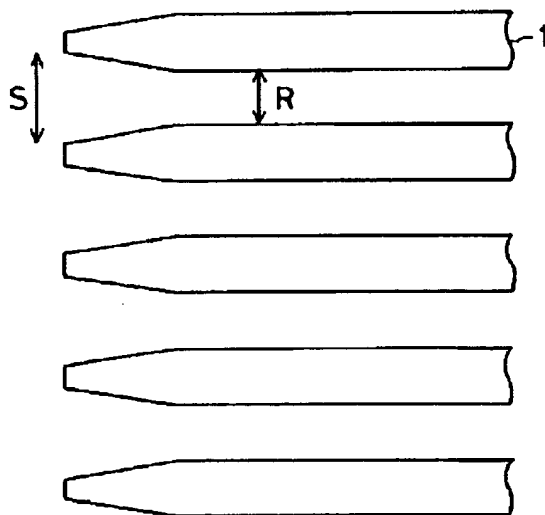
(74) 代理人 弁理士 則近 憲佑

(54) 【発明の名称】 半導体装置

(57) 【要約】

【構成】 本発明は、ラインの幅よりもライン間の距離の小さな微細なラインアンドスペースのパターンを有するものにおいて、ラインの終端においてパターンの中心部よりも隣合うライン間の距離を広くして構成した半導体装置である。

【効果】 本発明によれば、リソグラフィー工程で起こる光強度分布によるラインの終端付近でのライン間の短絡を防止することができる。



【特許請求の範囲】

【請求項1】 ラインの幅よりもライン間の距離の小さなラインアンドスペースパターンを有する半導体装置において、前記ラインの終端においては、前記ラインアンドスペースパターンの中心部に比べ、隣接するライン間の距離を広げたことを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体装置に関し、特に微細なラインアンドスペースのパターンを有する半導体装置に関する。

【0002】

【従来の技術】 半導体製造プロセスにおいては、パターンの形成はリソグラフィ工程で行う。このリソグラフィ工程においては、設計した露光用マスクからパターンの転写を行う。このとき、ウェハ上に転写されるパターンは、露光用マスク透過光のウェハ上強度分布、及びその後の現像工程によって決まる。

【0003】 リソグラフィ工程後に、ラインの幅よりもライン間の距離の小さなパターンを有する露光用マスクから、ウェハ上に転写されるパターンを比較すると、ラインが終端をもつ場合には、隣合うライン間の距離が小さくなる。このため、ラインが終端をもつときは、その周辺において、隣合うライン間の分離が困難になる。なお、この困難はリソグラフィ工程において、露光量が少ない場合により顕著になる。

【0004】 しかしながら、従来は微細化が進んでおらず、微細なラインアンドスペースを有するパターンにおいても、ラインの終端付近におけるライン間分離がそれほど困難ではなかった。このため、特に対策をする必要もなかった。

【0005】 ところが、近年半導体装置の微細化が進み、パターンの大きさが露光に用いる光の波長に近づいてきた。このため、従来対策する必要のなかった前記問題点のため、パターン間の分離が困難になってきた。

【0006】 図7はライン2の終端付近におけるパターンの従来の設計例である。図7(a)は本製造方法におけるパターン転写用の露光用マスクの設計パターンである。あらかじめ、ラインの終端付近においては、パターンの中心部における隣合うライン間の距離Rは、ラインの終端における隣合うライン間の距離Sはほぼ一致している。図7(b)は従来の露光用マスクを用いて、あるリソグラフィ条件のもとでの、基板上に転写されたパターンである。この場合においては、ライン2の終端付近における光強度分布に従って、設計上は同一であるはずの、パターンの中心部における隣合うライン間の距離Rと、ラインの終端における隣合うライン間の距離Sが大きく異なるため、パターン間のショートが起きる様子を示したものである。この場合、 $S=0$ となっているわけである。

【0007】 なお、図7では見やすさのために、ラインの幅とライン間の距離がほぼ同じになっているが、前述のように、ラインの幅に比べてライン間の距離が小さい場合に、特に問題となる。他の図でも同様である。

【0008】 この問題は、特に微細なラインアンドスペースを有する半導体装置、例えばDRAM、NAND型フラッシュメモリ、CCD型固体撮像装置の製造に非常に困難をもたらす。

【0009】 NAND型フラッシュメモリにおいては、高集積度を実現するため、メモリセルにおいて、そのゲート電極の高集積化を進める必要がある。このためには、ゲート電極幅よりも、ゲート電極間距離を小さくする事が望ましい。しかしながら、前述のように、ライン幅に比べて、ライン間の距離の小さいパターンを有する場合には、ラインの終端付近においてパターン間の短絡が起こり易くなる。すなわち、ゲート電極間の短絡が起こり易くなり、また短絡しない場合でもゲート電極間の耐圧が悪くなるという問題点があった。

【0010】 また、CCD型固体撮像装置においては、特に単層CCD転送電極を用いた場合、CCD転送電極の幅を広くし、CCD転送電極間の距離を狭くする必要がある。しかしながら、前述のように、ライン幅に比べて、ライン間の距離の小さいパターンを有する場合には、ラインの終端付近においてパターン間の短絡が起こり易くなる。すなわち、CCD転送電極間の短絡が起こり易くなり、また短絡しない場合でも耐圧が悪くなるという問題点があった。

【0011】

【発明が解決しようとする課題】 半導体装置の微細化を進める際、ライン幅に比べて、ライン間の距離の小さいパターンを有するデバイスにおいて、ラインの終端付近においてパターン間の短絡が起こり易くなる。例えばそのラインが配線パターンであった場合には、配線間の短絡が起こり易くなり、また短絡しない場合でも配線間の耐圧が悪くなるという問題点があった。

【0012】

【課題を解決するための手段】 ラインの終端においては、パターンの中心部よりも、隣合うライン間の距離を広げたことを特徴とする半導体装置。

【0013】

【作用】 ラインの終端において、パターンの中心部よりも、隣合うライン間の距離を広げてあるので、ラインの終端付近でのライン間の短絡が起こり難くなる。

【0014】

【実施例】 図1はイオン注入のマスクとなるパターンについて本発明を適用した一実施例である。パターンの中心部における隣合うライン間の距離Rよりも、ライン1の終端における隣合うライン間の距離Sのほうが大きくなっている。このため、ラインの終端におけるパターン間のショートの可能性が小さくなる。すなわち、高集積

3

度の半導体装置を歩留良く製造する事ができる。

【0015】図2は配線パターンについて本発明を適用した一実施例である。パターンの中心部における隣合うライン間の距離Rよりも、ライン12の終端における隣合うライン間の距離Sのほうが大きくなっている。このため、ラインの終端におけるパターン間のショートの可能性が小さくなる。すなわち、高集積度の半導体装置を歩留良く製造する事ができる。なお、図1とパターンが似ているが、ラインの終端付近においてRとSの大きさがより急激に変化している点が異なる。

【0016】図3はDRAMのワード線3のパターンについて本発明を適用した一実施例である。パターンの中心部における隣合うワード線間3、13の距離Rよりも、シャント領域付近における隣合うワード線間の距離Sのほうが大きくなっている。このため、シャントにともなうシャント領域付近でのワード線間のショートの可能性が小さくなる。すなわち、高集積度のDRAMを歩留良く製造する事ができる。

【0017】図4はDRAMのビット線5のパターンについて本発明を適用した一実施例である。セルアレイにおける隣合うビット線51、52間の距離Rよりも、セルアレイとセンスアップ領域の繋ぎ目付近における隣合うビット線間の距離Sのほうが大きくなっている。センスアップとしてダブルエンド型を採用した場合、セルアレイとセンスアップ領域の繋ぎ目付近においてビット線の終端を設ける必要があるが、このとき本発明を適用することによって、ビット線の消滅にともなうビット線間のショートの可能性が小さくなる。すなわち、高集積度のDRAMを歩留良く製造する事ができる。

【0018】図5は図2のパターンの一製造方法例である。図5(a)は本製造方法におけるパターン転写用の露光用マスクのパターンである。あらかじめ、ライン22の終端付近においては、パターンの中心部における隣合うライン間の距離Rよりも、ラインの終端における隣合うライン間の距離Sのほうが大きくしている。このように露光用マスクを設計することにより、図2の配線パターンを基板上に形成することができる。図5(b)は本露光用マスクを用いて、あるリソグラフィー条件のもとで、基板上に転写されたパターンである。この場合においては、ライン23の終端付近においては、パターンの中心部における隣合うライン間の距離Rよりも、ラインの終端における隣合うライン間の距離Sのほうが大きくなるものの、従来例と比較するとその度合いが小さくなっている。

【0019】図6は図2のパターンの他の製造方法例である。図6(a)は本製造方法におけるパターン転写用の露光用マスクのパターンである。本製造方法では、ラインの終端付近において、図5のような、あらかじめ、

4

パターンの中心部における隣合うライン間の距離Rよりも、ラインの終端における隣合うライン間の距離Sのほうを大きくする手段は取らない。そのかわり、従来例と同様の露光用マスク6を用いてパターンを形成した後、図6(b)に示す別の露光用マスク7を用いて、パターン間のショートのを救済を行う。このように、図2のパターンを基板上に形成することができる。

【0020】なお、これまでの説明はレジストとしてポジ型レジストを用いた場合を想定しているが、ネガ型レジストを用いた場合には、請求項における「ライン間の距離」を例えば配線、「ライン」を配線間の距離と考えれば良い。すなわち、ネガ型レジストを用いる場合には、付近に他の配線パターンが存在せず配線幅が転写に用いる光の波長に近い場合には、幅の広い配線から、幅の狭い配線が直角方向に分歧する場合に、その付け根の部分の狭くなるので、本発明の趣旨に従って、付け根の部分において、配線の幅を広く設計すれば良い。このとき、特に、配線の信頼性を向上させることができるという効果がある。

【0021】

【発明の効果】微細なラインアンドスペースを有する半導体装置において、ラインの終端においては、パターンの中心部よりも、隣合うライン間の距離を広げることにより、リソグラフィー工程でおこる、光強度分布によるラインの終端付近でのライン間の短絡を防止することができる。

【図面の簡単な説明】

【図1】 イオン注入のマスクとなるパターンについて本発明を適用した一実施例を示す平面図。

【図2】 配線パターンについて本発明を適用した一実施例を示す平面図。

【図3】 DRAMのワード線のパターンについて本発明を適用した一実施例を示す平面図。

【図4】 DRAMのビット線のパターンについて本発明を適用した一実施例を示す平面図。

【図5】 図2のパターンの一製造方法例を示す平面図。

【図6】 図2のパターンの他の製造方法例を示す平面図。

【図7】 ラインの終端付近におけるパターンの従来例を示す平面図。

【符号の説明】

1…イオン注入工程におけるマスクパターンのライン

2…配線パターンライン

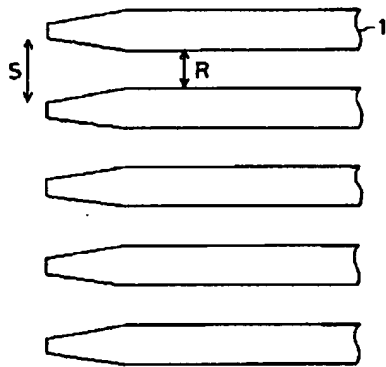
3…DRAMのワード線

4, 5…DRAMのビット線

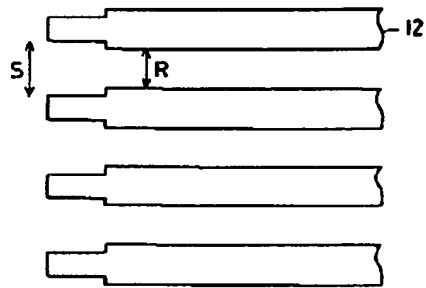
6…第一回目のリソグラフィー工程の露光用マスク

7…第二回目のリソグラフィー工程の露光用マスク

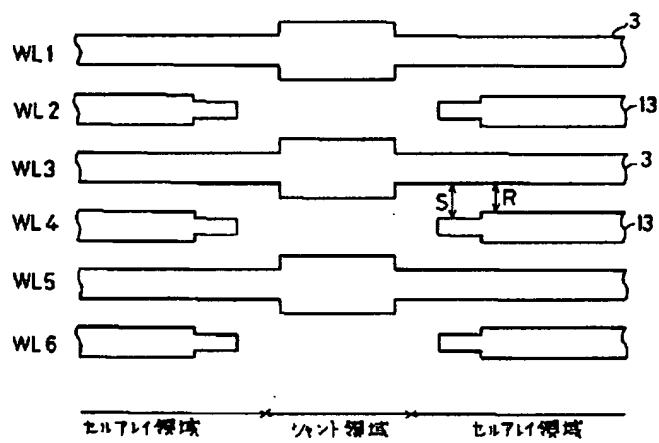
【図1】



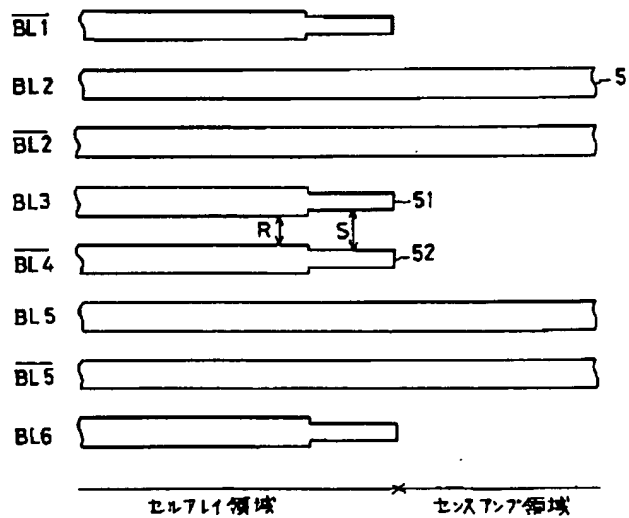
【図2】



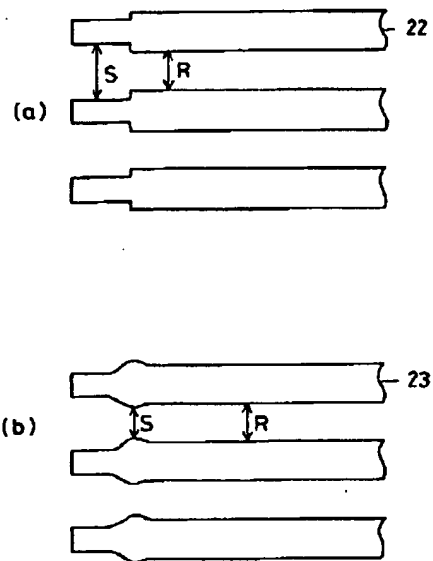
【図3】



【図4】

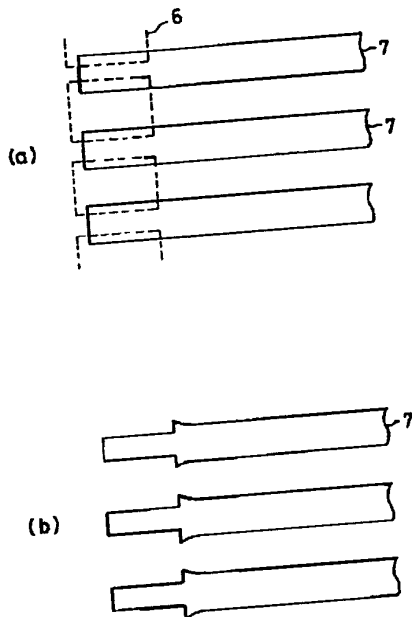


【図5】

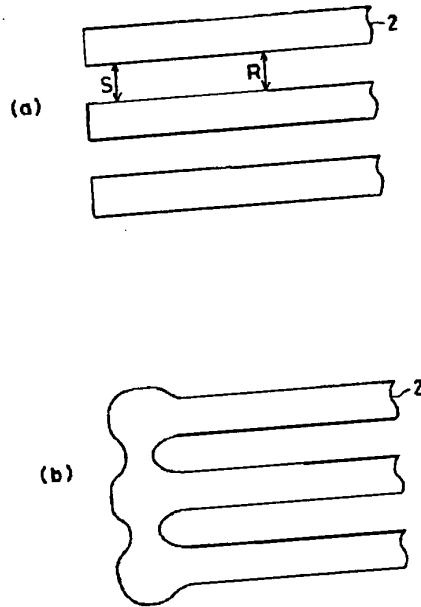


(5)

【図6】



【図7】



フロントページの続き

(51)Int.Cl.⁶
H 0 1 L 27/108
29/762
21/339

識別記号 庁内整理番号

7210-4M
9056-4M

F I

H 0 1 L 21/88
27/10
29/76

3 2 5
3 0 1

Z
N
A

技術表示箇所